

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02058401 A**

(43) Date of publication of application: **27 . 02 . 90**

(51) Int. Cl **H01P 1/218**
// H01P 7/00

(21) Application number: **63209992**

(22) Date of filing: **24 . 08 . 88**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **ASAO HIDEKI**
ISHIDA OSAMI

(54) **FERRIMAGNETIC SUBSTANCE THIN FILM FILTER**

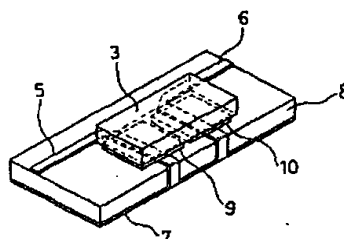
(57) Abstract:

PURPOSE: To make unnecessary a strip conductor between resonators and to obtain a low loss by making rectangular a ferrimagnetic substance thin film resonator, arranging a side opposite to respective resonators in parallel and directly coupling between the resonators.

CONSTITUTION: When resonators 9 and 10 are resonated with a same frequency, a high frequency magnetic flux made incident on along a strip conductor 5 for input is strongly coupled to a first rectangular ferrimagnetic substance thin film resonator 9 and the shaft of an electronic spin in the ferrimagnetic substance executes the precession with the direction of a direct current magnetic field as a shaft. Outside the ferrimagnetic substance thin film, a high frequency magnetic flux vector appears and is coupled to a rectangular ferrimagnetic substance thin film resonator 10. Next, the high frequency magnetic flux by the resonator 10 is coupled to a strip conductor 6 for output and an electromagnetic wave to an external circuit connected to this is propagated. By making rectangular the shape of the resonators 9 and 10 and making the side opposite to two resonators in parallel, the approximate opposite section can be lengthened and a

large inter-resonator coupling quantity can be obtained. Thus, a low loss, stable and satisfactory performance can be obtained.

COPYRIGHT: (C)1990,JPO&Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-58401

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月27日

H 01 P 1/218
// H 01 P 7/00

7741-5J
B 7741-5J

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 フェリ磁性体薄膜フィルタ

⑯ 特 願 昭63-209992

⑰ 出 願 昭63(1988)8月24日

⑱ 発 明 者 浅 尾 英 喜 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社情報電子研究所内

⑲ 発 明 者 石 田 修 己 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社情報電子研究所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 早瀬 憲一

明 細 書

1. 発明の名称

フェリ磁性体薄膜フィルタ

2. 特許請求の範囲

(1) 直流磁界が印加される複数の矩形フェリ磁性体薄膜共振器と、

該複数の矩形フェリ磁性体薄膜共振器のうちの所要のものに高周波を入出力するための入出力結合手段とを備え、

上記共振器の辺が互いに平行になるように上記共振器を配置したことを特徴とするフェリ磁性体薄膜フィルタ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明はマイクロ波、ミリ波帯のフィルタに関し、特にフェリ磁性体薄膜を用いたものに関するものである。

(従来の技術)

第4図は例えば1985年発行の文献「アイイーイー マイクロウェーブ セオリー アンド

テクニック シンポジウム ダイジェスト」(IEEE Microwave Theory and Techniques Symposium Digest, 1985, pp.285-288)に示された従来のフェリ磁性体薄膜フィルタを示す斜視図である。

図において、1、2は同一の共振周波数をもつ円形フェリ磁性体薄膜共振器、3はフェリ磁性体薄膜1、2を保持するのに必要なフェリ磁性体薄膜用誘電体基板であり、液相成長法などにより作成される。4は円形フェリ磁性体薄膜共振器を相互に結合させるためのストリップ導体、5、6は円形フェリ磁性体薄膜共振器1、2と外部回路とを結合させるための入、出力用ストリップ導体、7は地導体、8は入、出力用ストリップ導体5、6と地導体7とを保持し、マイクロストリップ線路を形成するための誘電体基板である。なお、直流磁界を印加するための磁気回路はこの図では省略している。

次に動作について説明する。入力用ストリップ導体5に沿って入射した電磁波の高周波磁束はその周波数が円形フェリ磁性体薄膜共振器1の共振周

波数に一致する場合に円形フェリ磁性体薄膜共振器1に結合する。第1の円形フェリ磁性体薄膜共振器1が共振した状態ではフェリ磁性体内の電子スピンの軸が直流磁界の方向を軸として歳差運動する。この歳差運動により、フェリ磁性体薄膜外には入射した高周波磁束ベクトルと直交するベクトル成分が現れ、ストリップ導体4に高周波電流を誘起する。この高周波電流により誘起された高周波磁束は円形フェリ磁性体薄膜共振器2に結合する。ストリップ導体4はこのように円形フェリ磁性体薄膜共振器1、2を結合させる働きをもつ。円形フェリ磁性体薄膜共振器2の高周波磁束は出力用ストリップ導体6に結合し、これに接続される外部回路へ電磁波が伝搬する。

以上の現象は円形フェリ磁性体薄膜共振器1、2の共振周波数近傍でのみ起きるため、帯域通過フィルタが実現できる。また共振周波数は直流磁界で制御できるため通過周波数を可変にすることができる。

(発明が解決しようとする課題)

従来のフェリ磁性体薄膜フィルタは以上のように構成されているので、円形フェリ磁性体薄膜共振器1、2間の結合に用いているストリップ導体4に高周波電流が流れ、この導体損により挿入損失が増大するという問題点があった。

また、微細加工の必要なストリップ導体4、5、6が複数の基板3、8上に形成されているため、コストが高くなるという問題点があった。

さらにストリップ導体4、5、6が別々の基板3、8上に形成されているため、該導体4、5、6を精度良く配置することが難しく、電気特性及び信頼性の点で劣るという問題点があった。

この発明は、上記のような従来のものの問題点を解消するためになされたもので、低損失で安定して良好な性能が得られるとともに、高い信頼性を有しかつ低コストに製造できるフェリ磁性体薄膜フィルタを得ることを目的とする。

(課題を解決するための手段)

この発明に係るフェリ磁性体薄膜フィルタは、フェリ磁性体薄膜共振器に矩形のものをを用い、か

つ各共振器の辺を相互に平行になるように配置したものである。

(作用)

この発明においては、フェリ磁性体薄膜フィルタは、共振器を相互に直接結合することから、共振器間のストリップ導体が不要となり、低損失となる。さらに、ストリップ導体が単一基板上に形成され、集積化されるから好な性能が安定して得られ、信頼性が向上し、コストが低減される。

(実施例)

以下、この発明の実施例を図について説明する。第1図は本発明の一実施例によるフェリ磁性体薄膜フィルタを示し、図において、3、5～8は従来と同一のものである。9は矩形フェリ磁性体薄膜共振器、10は矩形フェリ磁性体薄膜共振器9の1辺と、辺が平行になるように配置された矩形フェリ磁性体薄膜共振器である。なお、直流磁界を印加するための磁気回路についてはこの図では省略している。

次に動作について説明する。共振器9、10が

同一周波数で共振するものとすれば、共振周波数では入力用ストリップ導体5に沿って入射した電磁波の高周波磁束は第1の矩形フェリ磁性体薄膜共振器9に強く結合する。矩形フェリ磁性体薄膜共振器9が共振した状態では、フェリ磁性体内の電子スピンの軸が直流磁界の方向を軸として歳差運動する。この歳差運動に伴い、フェリ磁性体薄膜外には高周波磁束ベクトルが現れ、矩形フェリ磁性体薄膜共振器10に結合する。次に、矩形フェリ磁性体薄膜共振器10による高周波磁束は出力用ストリップ導体6に結合し、これに接続される外部回路へ電磁波が伝搬する。共振周波数以外では、ストリップ導体5、6と共振器9、10との結合、共振器9、10相互の結合とも弱く、電磁波はほとんどの電力が反射される。従って、本実施例は帯域通過フィルタとして機能する。

またこの実施例では共振器の形状を矩形としているため、2つの共振器の対向する辺を平行に配置することにより近接して対向する区間を長くとることができる、十分大きな共振器間結合量を得ら

れる。

第2図は本発明の他の実施例を示す概略構成図である。この実施例ではフェリ磁性体薄膜用誘電体基板3に直接地導体7を設け、また反対側の面及び矩形フェリ磁性体薄膜9、10の表面及び側面に入、出力用ストリップ導体5、6を設けているので、部品点数が低減できる。

第3図は本発明のさらに他の実施例を示す概略構成図で、通過帯域外の減衰特性改善のため4個の矩形フェリ磁性体薄膜共振器9、10、11、12を設けたものである。この場合には矩形フェリ磁性体薄膜共振器11、12の共振周波数を調整するため共振周波数調整用ストリップ導体13を用いることにより、矩形フェリ磁性体薄膜共振器9、10の寸法と同一寸法で共振周波数を合わせることができる。同一寸法であることから、量産時にフィルタ毎のフェリ磁性体薄膜の厚みがばらついたとしても同一のフィルタ内では、フィルタ磁性体薄膜の厚みは一定であるため共振器の共振周波数は常に一致させることができ、これによ

り信頼性の向上が図れる効果がある。

なお、上記実施例では共振器の数が2個及び4個の場合について示したが、3個及び5個以上場合も同様の効果がある。また、矩形フェリ磁性体薄膜共振器の形状は正方形、長方形いずれであっても良い。

さらに、第3図において、共振器11、12の共振周波数は、共振器の寸法によって調整しても良い。ただし、フェリ磁性体薄膜の厚さに応じて共振器の寸法を決定する必要がある。

〔発明の効果〕

以上のように、この発明に係るフェリ磁性体薄膜フィルタによれば、フェリ磁性体薄膜フィルタに用いるフェリ磁性体薄膜共振器を矩形とし、各共振器の対向する辺を平行になるように配置して共振器間の直接結合が得られるように構成したので、共振器間のストリップ導体が不要となり、低損失となる。さらにストリップ導体が単一基板上に形成され、集積化されるため安定に良好な性能が得られ、信頼性が向上し、コストが低減される。

効果がある。

4. 図面の簡単な説明

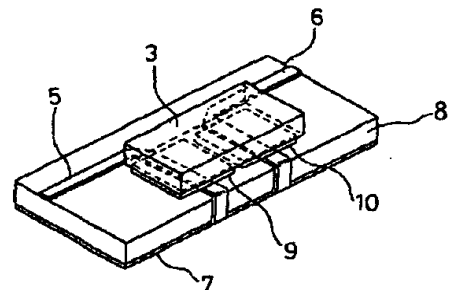
第1図はこの発明の一実施例によるフェリ磁性体薄膜フィルタを示す斜視図、第2図はこの発明の他の実施例によるフェリ磁性体薄膜フィルタを示す斜視図、第3図はこの発明のさらに他の実施例によるフェリ磁性体薄膜フィルタを示す斜視図、第4図は従来のフェリ磁性体薄膜フィルタを示す斜視図である。

図において、1、2は円形フェリ磁性体薄膜共振器、3はフェリ磁性体薄膜用誘電体基板、4はストリップ導体、5、6は入、出力用ストリップ導体、7は地導体、8は誘電体基板、9、10は矩形フェリ磁性体薄膜共振器、11、12は矩形フェリ磁性体薄膜共振器、13は共振周波数調整用ストリップ導体である。

なお図中同一符号は同一又は相当部分を示す。

代理人 早 瀬 憲 一

第 1 図



3: フェリ磁性体薄膜用誘電体基板

5: 入力用ストリップ導体

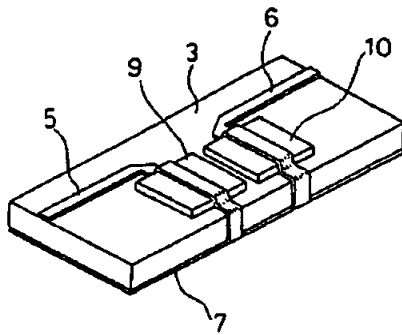
6: 出力用ストリップ導体

7: 地導体

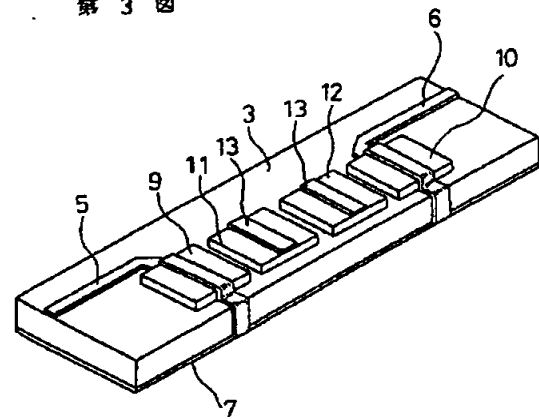
8: 誘電体基板

9, 10: 矩形フェリ磁性体薄膜共振器

第 2 図

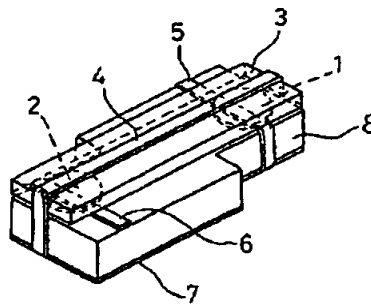


第 3 図



11,12: 矩形フェリ磁性体薄膜共振器
13: 共振周波数調整用ストリップ導体

第 4 図



1,2: 円形フェリ磁性体薄膜共振器
3: フェリ磁性体薄膜用誘電体基板
4: ストリップ導体
5: 入力用ストリップ導体
6: 出力用ストリップ導体
7: 地導体
8: 誘電体基板